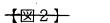
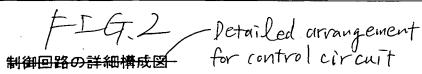
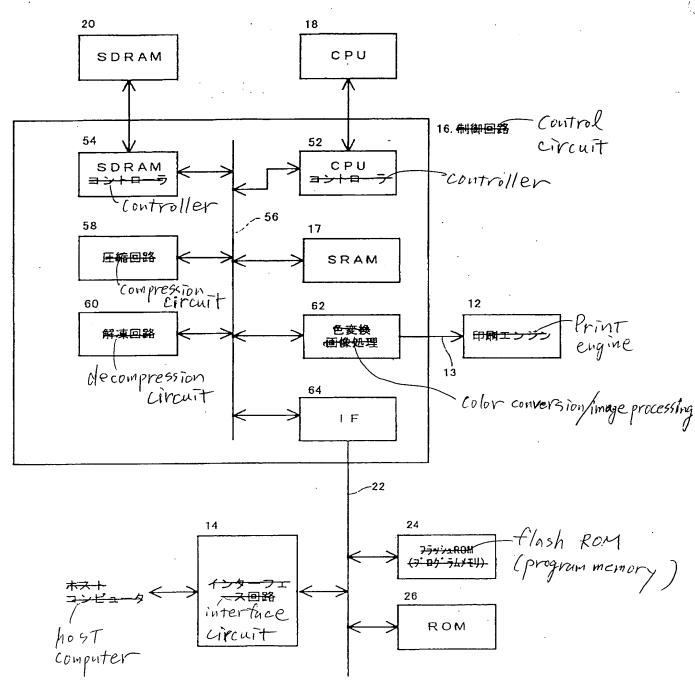


特許







COPETARE CEOPIC

提出日 平成11年11月11日 整理番号=J0076846 特許 【図3】 - Flow chart for shifting normal mode to power - ドから省電力モードへの遷移 saving mode Start Normal mode: Store print data in SRAM in 通常で S10 Control circuit, and print the 制御回路内のSRAMに印刷デ 積して、印刷を行う。 -clata Has print halted state continued predetermined time or longer? 印刷休止状態 -N O-所定時間以上2 - Store, in SRAM of Control YÉS sia circuit, programs and data requied for power saving ド時及び復帰時に必要なプログラム タを制御回路内のSRAM内に記録 mode and recovery change addresses of ラッシュROM内のプログラムのアドレスを、 programs in flash ROM to addresses of programs in control citcuit 制御回路内のプログラムのアドレスに切り替え SDRAM、ROM、フラッシュROMなどを Set SDRAM, ROM or flash ROM 省電力モード(リセット)又は電源オラ to power saving mode (reset) power off operate only control circuit and interface circuit in 制御回路とインタ ス回路のみ通常モ S20 で動作 normal mode **S22** 印刷などの Print interrupt N 0-割込みあり? YES **S24** 通常モードに復帰 Recover normal mode

